

多孔多段加速器を用いた NBI 用負イオン源の開発

量子科学技術研究開発機構（量研機構） 平塚淳一

JT-60SA や ITER のトカマクにおいて高性能な核融合プラズマを実現するためには、プラズマ加熱及び電流駆動を担う中性粒子入射（NBI）装置の高性能化が必須である。JT-60SA 及び ITER のプラズマに必要な性能を満たすためには、NBI 装置においてそれぞれ 500 keV, 22 A, 100 s、及び 1 MeV, 40 A, 3600 s の負イオンビームを生成する必要がある。このような高エネルギー、大電流、長パルスの負イオン源を実現するために、JT-60SA 及び ITER の負イオン加速器の基本設計にはそれぞれ 1080 孔、3 段、及び 1280 孔、5 段の多孔多段加速器が採用されている。量研機構では、この多孔多段加速器の高性能化に向けた開発を JT-60 実機負イオン源及び ITER 原型加速器を用いて実施している。

従来の加速器では、耐電圧性能の限界、及び負イオン加速時の加速電極への過剰な熱負荷によって性能が制限されてきた。そこで、加速器の耐電圧性能の設計技術の確立、及び加速電極熱負荷の低減の観点から加速器の開発を実施した。

多孔多段加速器の耐電圧性能は、ビーム孔数、加速電極ギャップ長、対向面積といった複数の要素から決定される。その中で、多孔多段加速器に特徴的な要素である多段の効果については明らかになっていなかった。そこで、JT-60SA や ITER で用いられる加速器と同等の面積を持つ多段電極を用いて、耐電圧性能の段数に対する依存性を実験的に調べた。その結果、多段効果はこれまで知られていた面積効果を用いて説明できることが明らかになった。この知見を利用して JT-60SA 用加速器を設計し、耐電圧試験を実施したところ、耐電圧の達成値と設計値が 10% の誤差内で一致した。このようにして確立された耐電圧設計技術を基にして、JT-60SA で求められる実機加速器の耐電圧設計を完了した。

さらに、長パルス加速時の加速電極熱負荷を低減するためビーム光学の最適化を実施した。加速器内のビーム光学はビームを引き出す引出電場とビームを加速する加速電場との比によって決定されるが、必要な加速エネルギーは決まっているため、加速電場を増大させるためには加速電極間のギャップ長を短くする必要がある。そこで、加速器中のビーム軌道計算により最適なギャップ長を予測し、上述の耐電圧設計技術を用いて耐電圧性能を劣化させることなく必要なギャップ長を持つ加速器を設計した。この加速器を用いて、量研機構の MeV 級試験装置において高エネルギー負イオンビームの長パルス加速試験を実施した。その結果、加速に要するパワーに対する各加速電極の熱負荷を目標値の 3% 以下に抑制でき、1 MeV の負イオンビームの加速時間を従来の 0.4 s から装置の電源限界である 60 s まで大きく伸長することに成功した。

これらの成果は、多孔多段加速器である JT-60SA 及び ITER の NBI 装置に直接適用することが可能である。

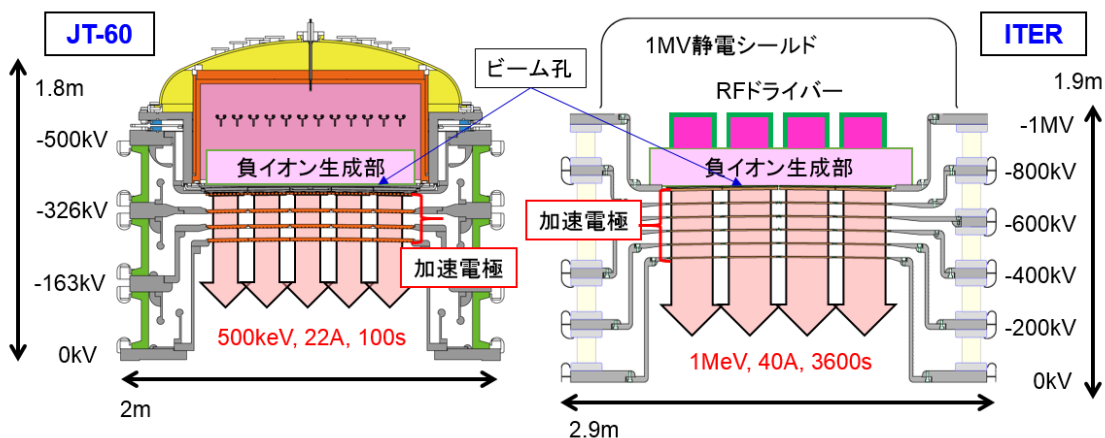


図1 JT-60SA 及び ITER 用多孔多段加速器